

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-61636

(43)公開日 平成 6 年(1994) 3 月 4 日

(51)Int.Cl.⁵

H 0 5 K 3/34

識別記号

庁内整理番号

H 9154-4E

F I

技術表示箇所

審査請求 未請求 請求項の数 1 (全 4 頁)

(21)出願番号 特願平4-209327

(22)出願日 平成 4 年(1992) 8 月 6 日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 作山 誠樹

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 渡辺 勲

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 内田 浩基

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 井桁 貞一

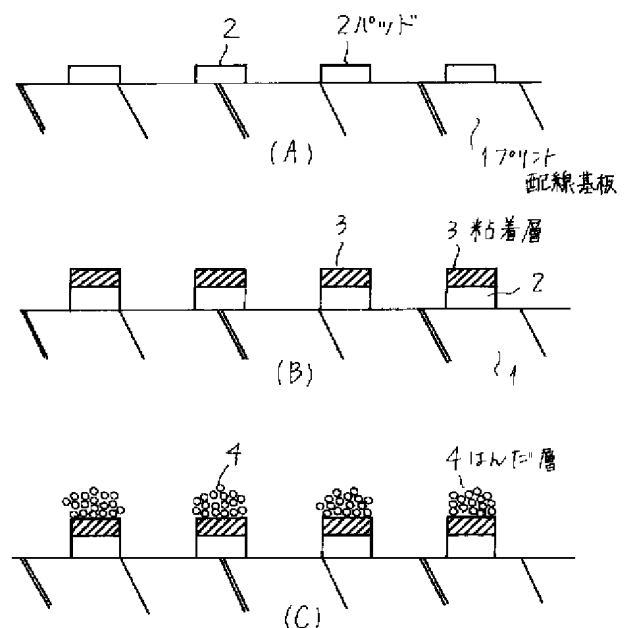
(54)【発明の名称】 プリント配線基板への表面実装部品の装着方法

(57)【要約】

【目的】 プリント配線基板への表面実装部品の装着方法に関し、接合不良を無くすることを目的とする。

【構成】 プリント配線基板のパッド上にはんだペーストを構成する樹脂成分のみをスクリーン印刷して粘着層を形成する工程と、はんだ粉末を空気圧により噴霧状に吹き出すはんだ噴霧槽の直上をプリント配線基板を下向きにして搬送し、パッド上にはんだ粉末を粘着させてはんだ層を形成する工程と、プリント配線基板のパッド上に表面実装部品のリード端子を当接し、リフロー炉通してリード端子をパッドに溶着する工程とからなることを特徴としてプリント配線基板への表面実装部品の装着方法を構成する。

本発明の実施法を示す断面図



1

【特許請求の範囲】

【請求項1】 プリント配線基板上にパターン形成してあるパッド上にはんだ層を形成した後、該パッド上に表面実装部品のリード端子を当接して溶着させる方法が、プリント配線基板のパッド上にはんだペーストを構成する樹脂成分のみをスクリーン印刷して粘着層を形成する工程と、はんだ粉末を空気圧により噴霧状に吹き出すはんだ噴霧槽の直上を前記プリント配線基板を下向きにして搬送し、パッド上にはんだ粉末を粘着させてはんだ層を形成する工程と、該プリント配線基板のパッド上に表面実装部品のリード端子を当接し、リフロー炉通して該リード端子をパッドに溶着する工程と、からなることを特徴とするプリント配線基板への表面実装部品の装着方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は表面実装部品のプリント配線基板への装着方法に関する。大量の情報を高速に伝送して処理する必要から情報処理装置は小形大容量化が進められており、この装置の主体を構成する半導体装置は単位素子の小形化による大容量化が進んでLSIやVLSIが実用化されている。

【0002】一方、プリント配線基板への部品搭載技術も改良が進んで、片面実装から両面実装へ、またスルーホールにリード端子を通して装着するスルーホール実装からプリント配線基板上にパターン形成してあるパッドにリード端子を装着する表面実装技術(Surface Mount Technology 略称SMT)に移行してきている。

【0003】

【従来の技術】表面実装技術を用いてプリント配線基板上に搭載する電子部品は大容量化によつて、パッケージ形状が変化し、リード端子数が加速度的に増大している。

【0004】例えば、半導体のICパッケージについて言えば、DIP型(Dual In-line Package)よりSOP(Small Out-line Package)へ、またQFP(Quad Flat Package)へと進歩し、これと共にリード端子の数は当初の44ピンより次第に増加して300ピンを越すに到っている。

【0005】一方、これと共にリード端子のピッチ寸法も次第に小さくなり、当初の1.27mmより1.0mmに、また、最近では0.4mmピッチのQFPの実装例が報告されている。

【0006】このようにリード端子数が増大し、ピッチ間隔が縮小するに従って、リード端子を接着して搭載するパッドの寸法も微細化している。さて、表面実装技術(SMT)により部品の搭載を行なうには、メタルマスクを用いてプリント配線基板上にパターン形成させている

2

パッドにはんだペーストをスクリーン印刷した後、このパッドに電子部品のリード端子を位置合わせして当接し、予め温度設定してあるリフロー炉を通すことによりはんだ融着する方法が行なわれてきた。

【0007】然し、リード端子のピッチが0.5mm以下にまで縮小化してくると、スクリーン印刷法ではメタルマスクの判の抜け性が悪く、パッドへのはんだ印刷は困難になってきた。

【0008】

【発明が解決しようとする課題】プリント配線基板にパターン形成してあるパッドに電子部品の表面実装を行なうには、スクリーン印刷法によりはんだペーストを印刷した後、電子部品のリード端子を当接し、加熱することによりはんだ融着を行なっていたが、パッド面積の小形化によりメタルマスクの判の抜け性が悪く、パッドへのはんだ印刷は困難になってきた。

【0009】そこで、この対策が課題である。

【0010】

【課題を解決するための手段】上記の課題はプリント配線基板上にパターン形成してあるパッド上にはんだ層を形成した後、このパッド上に表面実装部品のリード端子を当接して溶着させる方法が、プリント配線基板のパッド上にはんだペーストを構成する樹脂成分のみをスクリーン印刷して粘着層を形成する工程と、はんだ粉末を空気圧により噴霧状に吹き出すはんだ噴霧槽の直上を前記プリント配線基板を下向きにして搬送し、パッド上にはんだ粉末を粘着させてはんだ層を形成する工程と、このプリント配線基板のパッド上に表面実装部品のリード端子を当接し、リフロー炉通してリード端子をパッドに溶着する工程とからなることを特徴としてプリント配線基板への表面実装部品の装着方法を構成することにより解決することができる。

【0011】

【作用】メタルマスクを用いてはんだペーストをスクリーン印刷して微細パターンを形成する場合にメタルマスクの判の抜け性が悪いのを改良する方法としては、

① はんだの粒径を小さくする。

② ペーストの塗布性を改良する。が考えられる。

【0012】すなわち、①についてははんだの粒径を30μm以下にできれば、メタルマスクの判の抜け性は良くなる筈である。然し、この程度まで小さくすると、はんだ粉末の酸化が進んで殆ど全部が酸化物となり、接合材として役立たないと云う問題がある。

【0013】また、②について、現在のはんだペーストを構成するはんだと樹脂成分の組成比は約1:1であり、ペーストの揺粘性(Thixotropie)と印刷性を保持する必要から各種の増粘剤や活性剤を加えて形成されているが、樹脂成分の構成比を増すことは、はんだの付着量が低下することから適当ではない。

【0014】そこで、発明者等はこの対策として樹脂成

50

3

分とはんだ粉末を分離してプリント配線基板のパッドに付着することによりこの問題を解決した。すなわち、図1に示すように、プリント配線基板1の上にはパッド2以外に配線など各種の導体パターンが形成されている。(以上同図A)

このプリント配線基板1にメタルマスクを正確に位置合わせしてパッド2の上に別に準備したはんだペーストの樹脂成分だけをスクリーン印刷して粘着層3を形成する。(以上同図B)

次に、この粘着層3の上に噴霧状のはんだ粉を付着させてはんだ層4を形成する。(以上同図C)

このような方法をとることによりパッド2の寸法が小さな場合でも充分なはんだ層4を形成することができ、これにより接合不良を無くすることができる。

【0015】なお、図2は噴霧状のはんだ粉を付着させるはんだ噴霧槽6の構成を示すもので、槽内にあるはんだ粉7がタービン8による空気圧によりノズル9より噴出して循環するが、このノズル9の上をプリント配線基板1を下向きにして搬送することによりパッド2の上の粘着層3の上に、はんだ粉7を付着させるもので、この方法をとることによりはんだペーストの樹脂成分とはんだ粉の組成比が1:1であるのに比べ、はんだ粉の組成比を数倍に増加させることができる。

【0016】

【実施例】実施例1:プリント配線基板として400本のリード端子を備え、リード端子のピッチが0.4mmのQFP型ICを25個搭載できるよう10,000個のパッドがパターン形成してあるものを用いた。

【0017】また、樹脂成分は重合ロジン47gにジプロピレングリコール49g、ブチルヒドロキシトルエン0.5g、ベンゾトリアゾール0.5g、シリコーン消泡剤0.5g、硬化ヒマシ油1g、ジエチルアミンHBr 1gを加えて調整した。

【0018】そして、半導体装置のパッド位置を窓開けしたメタルマスクをプリント配線基板に位置合わせし、樹脂成分をスクリーン印刷してパッドの上に100μmの厚さの粘着層を形成した。

【0019】次に、はんだ噴霧層に平均粒径が50μmのはんだ粉を入れ、タービンによりノズルより噴霧させて

4

いる状態でプリント配線基板を下向きにして搬送し、はんだ粉を粘着させてはんだ層を形成した。

【0020】かゝるプリント配線基板にQFP型ICを25個位置決めして搭載し、これを赤外線リフロー炉(設定温度は入口側から370℃,170℃,170℃,370℃)に通してはんだ融着させた。

【0021】そして、接合不良を調べた結果、接合不良は10,000端子のうち、35個が認められた。

比較例1:はんだペーストの構成として、樹脂成分は実施例1と同じく重合ロジン47gにジプロピレングリコール49g、ブチルヒドロキシトルエン0.5g、ベンゾトリアゾール0.5g、シリコーン消泡剤0.5g、硬化ヒマシ油1g、ジエチルアミンHBr 1gを加えて調整し、これに平均粒径50μmのはんだ粉を670gを加えて混練して形成した。

【0022】そして、実施例1で使用したと同じプリント配線基板にこのはんだペーストをスクリーン印刷し、QFP型ICを25個位置決めして搭載し、これを同様に赤外線リフロー炉に通してはんだ融着させた。

【0023】そして、接合不良を調べた結果、接合不良は10,000端子のうち、3000個に及んでいた。

【0024】

【発明の効果】本発明の実施により、パッド上に形成するはんだペーストにおいて、樹脂成分とはんだ成分との組成比を1:5程度に高めることができ、プリント配線基板上に形成されるパッドの微細化に対応し、信頼性良くはんだ溶着を行なうことが可能となった。

【図面の簡単な説明】

【図1】本発明の実施法を示す断面図である。

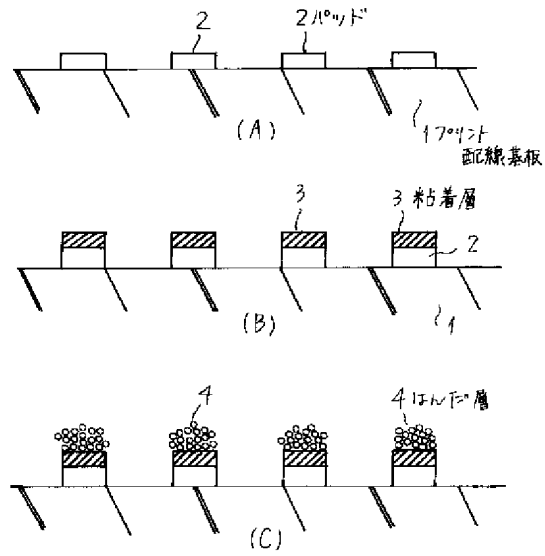
【図2】はんだ噴霧槽の動作を示す断面図である。

【符号の説明】

- 1 プリント配線基板
- 2 パッド
- 3 粘着層
- 4 はんだ層
- 7 はんだ粉
- 8 タービン
- 9 ノズル

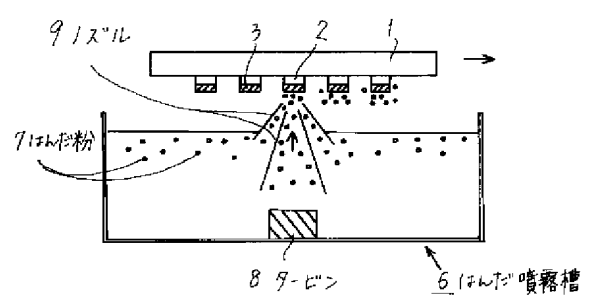
【図1】

本発明の実施法を示す断面図



【図2】

はんだ噴霧槽の動作を示す断面図



PAT-NO: JP406061636A
DOCUMENT-IDENTIFIER: JP 06061636 A
TITLE: SURFACE MOUNTING
METHOD FOR PRINTED
WIRING BOARD
PUBN-DATE: March 4, 1994

INVENTOR-INFORMATION:

NAME	COUNTRY
SAKUYAMA, SEIKI	
WATANABE, ISAO	
UCHIDA, HIROMOTO	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
FUJITSU LTD	N/A

APPL-NO: JP04209327
APPL-DATE: August 6, 1992

INT-CL (IPC): H05K003/34

US-CL-CURRENT: 29/840

ABSTRACT:

PURPOSE: To facilitate solder printing onto a pad by applying resin component and solder powder, while separating from each other, onto pads on a printed wiring board thereby improving the releasing performance of metal mask.

CONSTITUTION: Various patterns, e. g. wiring, are formed on a printed wiring board 1 in addition to pads 2. Only resin component of independently prepared solder paste is then screen printed on the pads 2 with a metal mask being aligned accurately with the wiring board 1 thus forming an adhesive layer 3. Solder powder is subsequently sprayed onto the adhesive layer 3 thus forming a solder layer 4. This method realizes formation of a sufficient solder layer 4 even on a pad 2 having small dimensions thus eliminating defective bonding.

COPYRIGHT: (C) 1994, JPO&Japio